

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-340359

(43)公開日 平成11年(1999)12月10日

(51)Int.Cl.

H01L 23/12

識別記号

F I

H01L 23/12

L

審査請求 未請求 請求項の数25 OL (全 11 頁)

(21)出願番号 特願平11-41119

(71)出願人 000002369

(22)出願日 平成11年(1999)2月19日

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(31)優先権主張番号 特願平10-100580

(72)発明者 橋元 伸児

(32)優先日 平10(1998)3月27日

長野県諏訪市大和3丁目3番5号 セイコ

(33)優先権主張国 日本 (JP)

エプソン株式会社内

(74)代理人 弁理士 井上一 (外2名)

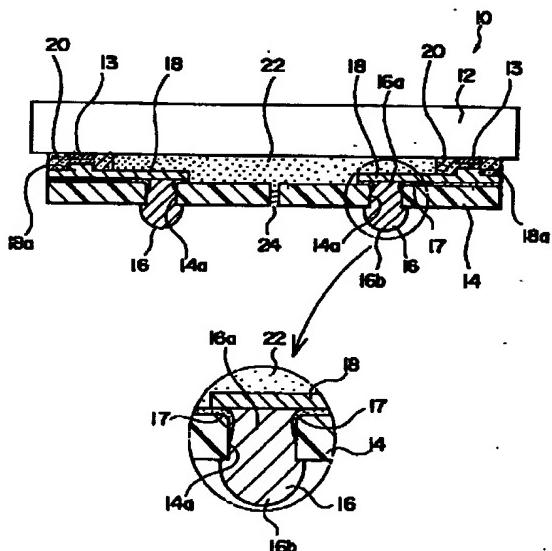
the inventor

(54)【発明の名称】 半導体装置及びその製造方法、回路基板並びに電子機器

(57)【要約】

【課題】 外部電極のクラックを防止できる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【解決手段】 貫通穴14aが形成された絶縁フィルム14と、電極13を有する半導体チップ12と、絶縁フィルム14の一方の面における貫通穴14a上を含む領域に接着剤17を介して貼り付けられて半導体チップ12の電極13に電気的に接続される配線パターン18と、貫通穴14aを介して、配線パターン18に設けられるとともに配線パターン18とは反対側の面から突出する外部電極16と、を有し、貫通穴14aと外部電極16との間に、接着剤17の一部が引き込まれて介在する。



1

【特許請求の範囲】

- 【請求項1】 貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に接着部材を介して貼り付けられるとともに、前記接着部材に貼り付けられた面の反対側の面で前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記貫通穴内において、前記貫通穴を形成する内壁面と前記外部電極との間に、前記接着部材の一部が介在する半導体装置。
- 【請求項2】 請求項1記載の半導体装置において、前記貫通穴内において、前記接着部材の一部が引き込まれて介在する半導体装置。
- 【請求項3】 貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に直接形成されて前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して、前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記基板は、前記外部電極よりも弾力性の高い材料で形成され、前記貫通穴の内壁面には、前記基板を構成する前記材料によって凸部が形成される半導体装置。
- 【請求項4】 請求項1から請求項3のいずれかに記載の半導体装置において、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径ゆとが、 $y \leq d$ の関係を有する半導体装置。
- 【請求項5】 貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に接着部材を介して貼り付けられるとともに、前記接着部材に貼り付けられた面の反対側の面で前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径ゆとが、 $y \leq d$ の関係を有する半導体装置。

2

【請求項6】 請求項1から請求項5のいずれかに記載の半導体装置において、

前記基板は、絶縁基板である半導体装置。

【請求項7】 請求項1から請求項5のいずれかに記載の半導体装置において、

前記基板は、プリント基板である半導体装置。

【請求項8】 請求項1から請求項7のいずれかに記載の半導体装置において、

前記外部電極は、ハンダで形成される半導体装置。

10 【請求項9】 請求項1から請求項8のいずれかに記載の半導体装置において、

前記基板の外形は、半導体素子の外形よりも大きい半導体装置。

【請求項10】 請求項1から請求項9のいずれかに記載の半導体装置において、

前記半導体素子の前記電極は、導電性粒子が接着剤に分散されてなる異方性導電材料を介して前記導電部材に電気的に接続される半導体装置。

20 【請求項11】 請求項1から請求項9のいずれかに記載の半導体装置において、

前記半導体素子の前記電極は、ワイヤを介して前記導電部材に電気的に接続される半導体装置。

【請求項12】 請求項1から請求項11のいずれかに記載の半導体装置が実装された回路基板。

【請求項13】 請求項12記載の回路基板を有する電子機器。

30 【請求項14】 接着部材が一方の面に設けられた基板を用意する工程と、

前記基板を、前記接着部材が設けられた面側からその反対側面向かって型抜きを行うことにより、貫通穴を形成するとともに、前記貫通穴内に前記接着部材の一部を引き込む工程と、

前記接着部材を介して、前記基板における前記貫通穴上を含む前記一方の面の任意の領域に導電部材を貼り付ける工程と、

前記貫通穴及び該貫通穴内に引き込まれた前記一部の接着部材の内側を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材の形成面の反対側の面から突出する外部電極を形成する工程と、

40 前記導電部材に、半導体素子の電極を電気的に接続する工程と、

を含む半導体装置の製造方法。

【請求項15】 内壁面に凸部を有する貫通穴が形成されるとともに、前記貫通穴上を含む領域に導電部材が直接形成され、外部電極よりも弾力性の高い材料からなる基板を用意する工程と、

前記貫通穴を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材の形成面の反対側の面から突出する外部電極を形成する工程と、

50 前記導電部材に、半導体素子の電極を電気的に接続する

工程と、

を含む半導体装置の製造方法。

【請求項16】 請求項15記載の半導体装置の製造方法において、

前記導電部材を形成する前に、前記基板を型抜きする工程を含み、前記型抜きする工程で、前記基板の一部を前記貫通穴に引き込んで前記凸部を形成する半導体装置の製造方法。

【請求項17】 請求項15記載の半導体装置の製造方法において、

レーザを使用して前記貫通穴を形成する半導体装置の製造方法。

【請求項18】 請求項15記載の半導体装置の製造方法において、

ウェットエッチングによって前記貫通穴を形成する半導体装置の製造方法。

【請求項19】 請求項14から請求項18のいずれかに記載の半導体装置の製造方法において、

前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\mu \leq d$ の関係を有する半導体装置の製造方法。

【請求項20】 貫通穴が形成されるとともに前記貫通穴上を含む領域に導電部材が形成された基板を用意する工程と、

前記貫通穴を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材とは反対側の面から突出する外部電極を形成する工程と、

前記導電部材に、半導体素子の電極を電気的に接続する工程と、

を含み、
前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\mu \leq d$ の関係を有する半導体装置の製造方法。

【請求項21】 請求項14から請求項18のいずれかに記載の半導体装置の製造方法において、

前記基板は、絶縁フィルム又はプリント基板である半導体装置の製造方法。

【請求項22】 請求項14から請求項21のいずれかに記載の半導体装置の製造方法において、

前記外部電極の形成材料は、ハンダである半導体装置の製造方法。

【請求項23】 請求項14から請求項22のいずれかに記載の半導体装置の製造方法において、

前記導電部材に前記半導体素子の前記電極を電気的に接続する工程の後に、前記基板を、半導体素子の外側で打ち抜く工程を含む半導体装置の製造方法。

【請求項24】 請求項14から請求項23のいずれかに記載の半導体装置の製造方法において、

前記導電部材に前記半導体素子の前記電極を電気的に接続する工程で、導電性粒子が接着剤に分散されてなる異

方性導電材料を介して、前記電極を前記導電部材に電気的に接続する半導体装置の製造方法。

【請求項25】 請求項14から請求項23のいずれかに記載の半導体装置の製造方法において、

前記導電部材に前記半導体素子の前記電極を電気的に接続する工程で、ワイヤを介して前記導電部材に前記電極を電気的に接続する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】

【発明の背景】近年の電子機器の小型化に伴い、高密度実装に適した半導体装置のパッケージが要求されている。これに応えるために、BGA (Ball Grid Array) やCSP (Chip Scale/Size Package) のような表面実装型パッケージが開発されている。表面実装型パッケージでは、半導体チップに接続される配線パターンの形成された基板が使用されることがある。また、基板には貫通穴が形成され、この貫通穴を介して、配線パターンとは反対側の面から突出するように、外部電極が形成されることがあった。

【0003】このような構成のパッケージが適用された半導体装置によれば、回路基板に実装されてから、回路基板と半導体装置との熱膨張率の差により、外部電極に応力が加えられると、この外部電極にクラックが入ることがあった。

【0004】本発明は、この問題点を解決するものであり、その目的は、外部電極のクラックを防止できる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【0005】

【課題を解決するための手段】(1) 本発明に係る半導体装置は、貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に接着部材を介して貼り付けられるとともに、前記接着部材に貼り付けられた面の反対側の面で前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記貫通穴内において、前記貫通穴を形成する内壁面と前記外部電極との間に、前記接着部材の一部が介在する。

【0006】本発明によれば、貫通穴内から外部電極が形成され、外部電極と貫通穴との間には、接着部材の一部が介在する。したがって、接着部材が応力緩和部材となるので、回路基板との熱膨張率の差によって生じた応力(熱ストレス)や回路基板に外部から加えられる機械的ストレスを吸収することができる。こうして、外部電極にクラックが生じることを防止することができる。

【0007】なお、本発明では、接着部材は、基板と導電部材との間から貫通穴の内壁面に至るまで連続性を保っていてもよいし、非連続的に貫通穴内に存在してもよい。

【0008】(2) この半導体装置において、前記貫通穴内において、前記接着部材の一部が引き込まれて介在してもよい。

【0009】(3) 本発明に係る半導体装置は、貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に直接形成されて前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して、前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記基板は、前記外部電極よりも弾力性の高い材料で形成され、前記貫通穴の内壁面には、前記基板を構成する前記材料によって凸部が形成される。

【0010】本発明によれば、貫通穴の内壁面に凸部が形成されていることで、平坦な内壁面よりも変形しやすくなってしまい、回路基板との熱膨張率の差によって生じた応力(熱ストレス)や回路基板に外部から加えられる機械的ストレスを吸収することができる。こうして、外部電極にクラックが生じることを防止することができる。

【0011】(4) この半導体装置において、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\mu \leq d$ の関係を有してもよい。

【0012】これによれば、外部電極は、貫通穴によって径が較られないようになり、くびれが形成されない。したがって、回路基板との熱膨張率の差によって生じた応力(熱ストレス)や回路基板に外部から加えられる機械的ストレスが集中しないので、外部電極にクラックが生じることを防止することができる。

【0013】(5) 本発明に係る半導体装置は、貫通穴が形成された基板と、電極を有する半導体素子と、前記基板の一方の面側において前記貫通穴上を含む前記一方の面の任意の領域に接着部材を介して貼り付けられるとともに、前記接着部材に貼り付けられた面の反対側の面で前記半導体素子の電極に電気的に接続される導電部材と、前記貫通穴を介して前記導電部材と接続されるとともに、前記基板の他方の面よりも外側まで設けられた外部電極と、を有し、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\mu \leq d$ の関係を有する。

【0014】本発明によれば、貫通穴内から外部電極が形成される。ここで、外部電極の基端部の径dと突出部の径μとは、 $\mu \leq d$ の関係を有する。すなわち、外部電極は、貫通穴によって径が較られないようになり、くびれが形成されない。したがって、回路基板との熱膨張率

の差によって生じた応力(熱ストレス)や回路基板に外部から加えられる機械的ストレスが集中しないので、外部電極にクラックが生じることを防止することができる。

【0015】(6) 前記基板は、絶縁基板であってもよい。

【0016】(7) 前記基板は、プリント基板であってもよい。

【0017】(8) 前記外部電極は、ハンダで形成されてもよい。

【0018】(9) この半導体装置において、前記基板の外形は、半導体素子の外形よりも大きてもよい。

【0019】(10) この半導体装置において、前記半導体素子の前記電極は、導電性粒子が接着剤に分散されてなる異方性導電材料を介して前記導電部材に電気的に接続されてもよい。

【0020】(11) この半導体装置において、前記半導体素子の前記電極は、ワイヤを介して前記導電部材に電気的に接続されてもよい。

20 【0021】(12) 本発明に係る回路基板には、上記半導体装置が実装される。

【0022】(13) 本発明に係る電子機器は、上記回路基板を有する。

【0023】(14) 本発明に係る半導体装置の製造方法は、接着部材が一方の面に設けられた基板を用意する工程と、前記基板を、前記接着部材が設けられた面側からその反対側面向かって型抜きを行うことにより、貫通穴を形成するとともに、前記貫通穴内に前記接着部材の一部を引き込む工程と、前記接着部材を介して、前記基板における前記貫通穴上を含む前記一方の面の任意の領域に導電部材を貼り付ける工程と、前記貫通穴及び該貫通穴内に引き込まれた前記一部の接着部材の内側を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材の形成面の反対側の面から突出する外部電極を形成する工程と、前記導電部材に、半導体素子の電極を電気的に接続する工程と、を含む。

【0024】本発明によれば、基板の型抜きを行って貫通穴を形成するときに、同時に貫通穴内に接着部材の一部を引き込むことができる。続いて、貫通穴を介して外部電極を形成すると、この外部電極と貫通穴との間に接着部材の一部が介在するようになる。こうして得られた半導体装置によれば、接着部材が応力緩和部材となるので、回路基板との熱膨張率の差によって生じた応力(熱ストレス)や回路基板に外部から加えられる機械的ストレスを吸収して、外部電極にクラックが生じることを防止することができる。

【0025】(15) 本発明に係る半導体装置の製造方法は、内壁面に凸部を有する貫通穴が形成されるとともに、前記貫通穴上を含む領域に導電部材が直接形成され、外部電極よりも弾力性の高い材料からなる基板を用

意する工程と、前記貫通穴を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材の形成面の反対側の面から突出する外部電極を形成する工程と、前記導電部材に、半導体素子の電極を電気的に接続する工程と、を含む。

【0026】本発明によれば、貫通穴の内壁面に凸部が形成されていることで、平坦な内壁面よりも変形しやすくなってしまい、回路基板との熱膨張率の差によって生じた応力（熱ストレス）や回路基板に外部から加えられる機械的ストレスを吸収することができる。こうして、外部電極にクラックが生じることを防止することができる。

【0027】(16) この製造方法において、前記導電部材を形成する前に、前記基板を型抜きする工程を含み、前記型抜きする工程で、前記基板の一部を前記貫通穴に引き込んで前記凸部を形成してもよい。

【0028】これによれば、型抜きをする工程で凸部を簡単に形成することができる。

【0029】(17) この製造方法において、レーザを使用して前記貫通穴を形成してもよい。

【0030】レーザを使用すると、凸部が必然的に生じる。

【0031】(18) この製造方法において、ウエットエッチングによって前記貫通穴を形成してもよい。

【0032】ウエットエッチングを適用すると、凸部が必然的に生じる。

【0033】(19) この製造方法において、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\phi \leq d$ の関係を有してもよい。

【0034】これによれば、外部電極は、貫通穴によって径が較られないようになり、くびれが形成されない。したがって、回路基板との熱膨張率の差によって生じた応力（熱ストレス）や回路基板に外部から加えられる機械的ストレスが集中しないので、外部電極にクラックが生じることを防止することができる。

【0035】(20) 本発明に係る半導体装置の製造方法は、貫通穴が形成されるとともに前記貫通穴上を含む領域に導電部材が形成された基板を用意する工程と、前記貫通穴を介して、前記導電部材に外部電極の形成材料を設けて、前記導電部材とは反対側の面から突出する外部電極を形成する工程と、前記導電部材に、半導体素子の電極を電気的に接続する工程と、を含み、前記外部電極は、前記貫通穴の内側に位置する基端部の径dと、前記貫通穴から突出する突出部の径μとが、 $\phi \leq d$ の関係を有する。

【0036】本発明によって製造された半導体装置によれば、外部電極の基端部の径dと突出部の径μとが $\phi \leq d$ の関係を有する。すなわち、外部電極は、貫通穴によ*

*って径が較られないようになり、くびれが形成されない。したがって、回路基板との熱膨張率の差によって生じた応力（熱ストレス）や回路基板に外部から加えられる機械的ストレスが集中しないので、外部電極にクラックが生じることを防止することができる。

【0037】(21) 前記基板は、絶縁フィルム又はプリント基板であってもよい。

【0038】(22) 前記外部電極の形成材料は、ハンダであってもよい。

10 【0039】(23) この半導体装置の製造方法において、前記導電部材に前記半導体素子の前記電極を電気的に接続する工程の後に、前記基板を、半導体素子の外側で打ち抜く工程を含んでもよい。

【0040】(24) この製造方法において、前記導電部材に前記半導体素子の前記電極を電気的に接続する工程で、導電性粒子が接着剤に分散されてなる異方性導電材料を介して、前記電極を前記導電部材に電気的に接続してもよい。

20 【0041】(25) この製造方法において、前記導電部材に前記半導体素子の前記電極を電気的に接続する工程で、ワイヤを介して前記導電部材に前記電極を電気的に接続してもよい。

【0042】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面を参照して説明する。

【0043】(第1の実施の形態) 図1は、第1の実施の形態に係る半導体装置を示す図である。この半導体装置10は、半導体素子の一例である半導体チップ12及び基板の一例である絶縁フィルム14を含み、CSP型のパッケージが適用されたものである。絶縁フィルム14には、外部電極16が形成されており、半導体チップ12は、複数の電極13を有する。図1において、電極13は、半導体チップ12の対向する二辺にのみ形成されているが、周知のように四辺に形成されてもよい。

30 【0044】絶縁フィルム14はポリイミド樹脂等からなり、複数の貫通穴14aを有する。ポリイミド樹脂からなる基板として、

熱膨張係数：12 ppm/°C

弾性率：900 kg/mm²

40 程度のものや、

熱膨張係数：20 ppm/°C

弾性率：302 kg/mm²

程度のものを使用することができる。また、絶縁フィルム14の一方の面に、導電部材の一例である配線パターン18が貼り付けられている。詳しくは、配線パターン18は、接着剤17を介して、絶縁フィルム14に貼り付けられている。接着部材の一例である接着剤17として、

熱膨張係数(50~150°C)：70~165 ppm/°C

弾性率(150°C) : $0.1 \sim 0.9 \times 10^8 \text{ Pa}$
破断伸び : 13~29%

程度のものを使用することができ、例えば、

熱膨張係数(50~150°C) : 70 ppm/°C
弾性率(150°C) : $0.1 \times 10^8 \text{ Pa}$
破断伸び : 21%

程度のものを使用することができる。

【0045】接着剤17の一部は、貫通穴14a内に引き込まれている。なお、接着剤17の代わりに、粘着テープ等を使用してもよい。また、配線パターン18は、貫通穴14a上を通るように形成されており、図1に示されないが、貫通穴14a上を含む部分は、他の部分よりも幅の広いランドとなっている。

【0046】さらに、絶縁フィルム14には、貫通穴14aを介して、配線パターン18に(図においては下に)外部電極16が形成されている。外部電極16は、貫通穴14a内に位置して配線パターン16と接合される基端部16aと、配線パターン18とは反対側に絶縁フィルム14から突出する突出部16bと、を含む。なお、外部電極16は、ハンダ、銅又はニッケルなどからなる。

【0047】本実施の形態では、図1に拡大して示すように、外部電極16の基端部16aと、貫通穴14aとの間に、接着剤17の一部が介在している。この接着剤17の一部によって、外部電極16に加えられた応力(熱ストレスや機械的ストレス)が緩和されるようになっている。ここで、応力は加熱されたときに生じることが多いので、接着剤17は、少なくとも加熱されたときに、応力緩和機能を果たせる程度に柔軟性又は弾力性を有することが必要である。

【0048】各々の配線パターン18には、凸部18aが形成されている。各凸部18aは、半導体チップ12の各電極13に対応して形成されている。したがって、電極13が、半導体チップ12の外周に沿って四辺に並んでいる場合には、凸部18aも四辺に並ぶように形成される。電極13は、凸部18aに電気的に接続され、配線パターン18を介して外部電極16と導通するようになっている。また、凸部18aが形成されることで、絶縁フィルム14と半導体チップ12との間、あるいは、配線パターン18と半導体チップ12との間には広い間隔をあけることができる。

【0049】電極13と凸部18aとの電気的な接続は、異方性導電材料の一例である異方性導電膜20によって図られる。異方性導電膜20は、樹脂中の金属微粒子などの導電粒子を分散させてシート状にしたものである。電極13と凸部18aとの間で異方性導電膜20が押しつぶされると、導電粒子も押しつぶされて、両者間を電気的に導通させるようになる。また、異方性導電膜20を使用すると、導電粒子が押しつぶされる方向にのみ電気的に導通し、それ以外の方向には導通しない。し*50

*たがって、複数の電極13の上に、シート状の異方性導電膜20を貼り付けても、隣り同士の電極13間では電気的に導通しない。

10 【0050】上述の例では、凸部18aを配線パターン18側に形成したが、半導体チップ12の電極13上にバンプを形成してもよく、その場合には、配線パターン18側に凸部18aの形成は不要である。

【0051】本実施の形態では、異方性導電膜20は、電極13と凸部18aとの間及びその付近にのみ形成されているが、電極13と凸部18aとの間にのみ形成してもよいし、後述する樹脂22が注入される領域を含め、半導体チップ12の全面に形成されてもよい。

【0052】そして、絶縁フィルム14と半導体チップ12との間に形成される隙間には、ゲル注入穴24から樹脂22が注入されている。なお、半導体チップ12の全面に異方性導電膜20を形成する場合には、注入穴24が不要であり、かつ、樹脂22の注入工程も不要である。

【0053】ここで、樹脂22として、ヤング率が低く応力緩和の働きを果たせる材質を用いれば、上述した接着剤17による応力緩和機能に加えて、さらに応力緩和を図ることができる。例えば、ポリイミド樹脂、シリコーン樹脂、シリコーン変性ポリイミド樹脂、エポキシ樹脂、シリコーン変性エポキシ樹脂、アクリル樹脂等を用いることで、樹脂22が応力緩和機能を果たす。

【0054】次に、本実施の形態に係る半導体装置10の製造方法について、主要な工程を説明する。

【0055】まず、一方の面に接着剤17が設けられた絶縁フィルム14を用意し、絶縁フィルム14に貫通穴14aを形成する。その工程を図2(A)及び図2(B)に示す。すなわち、図2(A)に示すように、まず、接着剤17が設けられた面側に打ち抜き治具1及び受け治具2を配置する。同図においては、接着剤17を有する面を上にして絶縁フィルム14が位置し、その上面に打ち抜き治具1が位置している。なお、絶縁フィルム14は、図示しない台の上に載せられている。そして、図2(B)に示すように、打ち抜き治具1にて絶縁フィルム14を貫通させて、貫通穴14aを形成する。ここで、打ち抜き治具1は、受け治具2にガイドされて接着剤17を引き込みながら絶縁フィルム14を貫通する。したがって、接着剤17の一部は、貫通穴14aの内部に引き込まれた状態となる。また、貫通穴14a内に引き込まれた接着剤17は、打ち抜き治具1を引き抜いても元にもどらず、貫通穴14a内に残る。なお、接着剤

11

17を貫通穴14a内に引き込むには、打ち抜き治具1と受け治具2との間に、10~50μm程度の隙間(クリアランス)が存在することが好ましい。

【0056】また、好ましくは、貫通穴14aの形成と同時に、絶縁フィルム14にゲル注入穴24も形成する。

【0057】そして、絶縁フィルム14に銅箔などの導電箔を貼り付けて、エッチングにより配線パターン18を形成する。凸部18aの形成領域をマスクして、それ以外の部分を薄肉にするようにエッチングし、マスクを除去すれば、凸部18aを形成することができる。

【0058】続いて、絶縁フィルム14には、凸部18aの上から異方性導電膜20を貼り付ける。詳しくは、複数の凸部18aが、対向する二辺に沿って並ぶ場合は平行する2つの直線状に異方性導電膜20を貼り付け、凸部18aが四辺に並ぶ場合は、これに対応して矩形を描くように異方性導電膜20を貼り付ける。

【0059】こうして、上記絶縁フィルム14を、凸部18aと電極13とを対応させて、半導体チップ12上に押しつけて、凸部18aと電極13とで異方性導電膜20を押しつぶす。こうして、凸部18aと電極13との電気的接続を図ることができる。

【0060】次に、ゲル注入穴24から、樹脂を注入して、絶縁フィルム14と半導体チップ12との間に、樹脂22を形成する。

【0061】そして、貫通穴14aを介して配線パターン18上にハンダを設け、ボール状の外部電極16を形成する。具体的には、例えば、ハンダペーストを用いたハンダ印刷や、ハンダボールを配線パターン18上に載せることによって、外部電極16を形成する。

【0062】これらの工程によって、半導体装置10を得ることができる。なお、本実施の形態では、異方性導電膜20を用いたが、その代わりに異方性導電接着剤を用いても良い。異方性導電接着剤は、シート状をしていない点を除き異方性導電膜20と同様の構成のものである。

【0063】本実施の形態によれば、絶縁フィルム14に形成された貫通穴14aと外部電極16との間に、接着剤17が介在するので、外部電極16に加えられた応力(熱ストレスや機械的ストレス)を吸収することができる。このような構成を得るには、上述したように、絶縁フィルム14に予め接着剤17を設けておき、この接着剤17の側から、貫通穴14aの打ち抜き工程を行えばよい。こうすることで、貫通穴14aの打ち抜き工程と同時に、接着剤17の一部を貫通穴14a内に引き込むことができる。

【0064】次に、図3は、本実施の形態の変形例を示す図である。この変形例では、絶縁フィルム14の貫通穴14a内に接着剤17が入り込んでおらず、外部電極26の形状に特徴を有する。接着剤17が貫通穴14a

12

内に入り込んでいなくてもよいので、接着剤17を有しないプリント基板を、絶縁フィルム14の代わりに用いることができる。

【0065】すなわち、外部電極26の基端部26aの径dと、突出部26bの径d'が、
 $d \leq d'$

の関係を有する。言い換えると、貫通穴14aの開口端部に位置する基端部26aが、貫通穴14aの外側で絶縁フィルム14から突出する突出部26bとはほぼ等しいか、あるいは、基端部26aが突出部26bよりも大きくなっている。特に、両者がほぼ等しいことが好ましい。こうすることで、突出部26bから基端部26aにかけて、絞られた形状が形成されないようになっている。

【0066】この構成によれば、外部電極26に絞られる形状がないので、外部電極26に加えられる応力が集中しない。そして、応力を分散させてクラックを防止することができる。なお、貫通穴14a内に接着剤17が入り込んでいる構造をとれば、さらに応力緩和性能は向上する。

【0067】また、その製造方法は、上述した実施の形態と同様である。ただし、貫通穴14a内に接着剤17を入り込ませる工程が必ずしも必要ではないため、貫通穴14aを打ち抜く方向が限定されない。また、配線パターン18を絶縁フィルム14上にスパッタリングによって形成するなど、この変形例では、接着剤17を省略してもよい。ただし、この変形例では、貫通穴14aと外部電極26との間に、接着剤17が介在することを妨げるものではない。

30 【0068】(第2の実施の形態) 図4は、第2の実施の形態に係る半導体装置を示す図である。この半導体装置110は、半導体素子112と、基板の一例である絶縁フィルム14(第1の実施の形態と同じ構成)と、複数の外部電極16(第1の実施の形態と同じ構成)とを含む。半導体素子112の複数の電極(図示せず)にはバンプ113が設けられている。バンプ113は、金ホールドバンプ、金メッキバンプであることが多いが、ハンダボールであってもよい。絶縁フィルム14は、半導体素子112よりも大きい形状をなしている。

40 【0069】絶縁フィルム14の一方の面に、導電部材118が貼り付けられている。導電部材118は、図1に示す配線パターン18から凸部18aを省略した構成をなし、接着剤17によって絶縁フィルム14に貼り付けられている。

【0070】バンプ113と導電部材118との電気的な接続は、絶縁フィルム118における導電部材118が形成された面の全体に設けられた異方性導電材料120によって図られる。異方性導電材料120自体は、図1に示す異方性導電膜20と同じものを使用することができる。こうすることで、半導体素子112と絶縁フィ

ルム14との間に異方性導電材料120が介在して、半導体素子112における電極が形成された面と、絶縁フィルム14における導電部材118が形成された面と、が覆われて保護される。その他の構成は、第1の実施の形態と同じである。

【0071】本実施の形態に係る半導体装置110の製造方法については、異方性導電材料120を絶縁フィルム14の全面に設ける点を除き、第1の実施の形態で説明した方法を適用することができる。半導体装置110を製造するときには、基板に半導体素子112を搭載してから、この基板を絶縁フィルム14の形状で打ち抜いてよい。また、本実施の形態でも、外部電極16の形状について図3に示す形態を適用することができる。

【0072】(第3の実施の形態)図5は、本発明の第3の実施の形態に係る半導体装置を示す図である。同図に示す半導体装置30では、配線パターン38と半導体チップ32の電極33とが、ワイヤ40によって接続されている。配線パターン38は、接着剤37を介して基板34に貼り付けられることで形成されている。基板34は、第1の実施の形態と同様に絶縁フィルムの場合や、もしくは、プリント基板の場合がある。

【0073】また、基板34の配線パターン38の形成面には、応力緩和層42が設けられている。応力緩和層42は、第1の実施の形態の樹脂22として選択可能な材料から形成されている。この応力緩和層42に接着剤46を介して、半導体チップ32の電極33を有する面とは反対側の面が接着されている。

【0074】基板34には、貫通穴34aが形成されている。この貫通穴34aを介して、配線パターン38に外部電極36が形成されている。詳しくは、基板34における配線パターン38とは反対側の面に突出するように、配線パターン38上に外部電極36が形成されている。そして、半導体チップ32の外周及び基板34の配線パターン38を有する面が、樹脂44にて封止されている。

【0075】外部電極36は、図1に示す構成、もしくは図3に示す外部電極26と同様の構成をなし、同様の効果を達成できるようになっている。あるいは、図1に示す実施の形態と同様に、貫通穴34aと外部電極36との間に接着剤37が介在するように構成してもよい。

【0076】本実施の形態は、第1の実施の形態と比べて、半導体チップ32の電極33と配線パターン38との接続にワイヤ40を使用した点と、半導体チップ32等が樹脂44によって封止されている点で相違するが、応力緩和に関する機能は第1の実施の形態と同様である。

【0077】(第4の実施の形態)図6は、本発明の第4の実施の形態に係る半導体装置を示す図である。同図に示す半導体装置130は、貫通穴34aと外部電極136との間に接着剤37が介在する点で図5に示す半導

体装置30と異なる。

【0078】(第5の実施の形態)図7は、本発明の第5の実施の形態に係る半導体装置を示す図である。同図に示す半導体装置210は、導電部材118が、接着部材なしで基板214に直接形成されている点で、図4に示す半導体装置110と異なる。図7において、図4に示す半導体装置110と同じ構成には同じ符号を付してある。なお、本実施の形態では、半導体素子112がフェースダウン実装されているが、図6に示すフェースアップ実装を適用してもよい。

【0079】基板214は、外部電極16よりも弾力性の高い材料で形成されている。また、基板214の貫通穴214aの内壁面には、凸部220が形成されている。凸部220の形成方法を図8(A)及び図8(B)に示す。

【0080】基板214は、接着剤が設けられていない点で図2に示す絶縁フィルム14と異なる。図8(A)に示すように受け治具2に載せられた基板214を、打ち抜き治具1によって、図8(B)に示すように打ち抜いて貫通穴214aを形成する。こうすることで、基板214を構成する材料が貫通穴214aの内部に突出して凸部220が形成される。例えば、基板214の一方の面において貫通穴214aの端部を形成する部分の一部が、貫通穴214a内に引き込まれて凸部220が形成されてもよいし、基板214の厚みの中間部分において、貫通穴214aの内壁面に凸部220が形成されてもよい。また、凸部220は、貫通穴214aの周端部の全体が貫通穴214aの内側に突出してリング状をなしてもよいし、貫通穴214aの周端部の一部のみが貫通穴214aの内側に突出して構成されても良い。凸部220が形成されていることで、図4に示すように、接着剤17が貫通穴14a内に介在する構成と同じ効果を達成することができる。すなわち、貫通穴214aの内壁面が平坦な場合よりも、凸部220が変形しやすいので、外部電極16に加えられる応力を緩和することができる。

【0081】こうして、貫通穴214aが形成されてから、基板214に導電部材118を形成して2層基板を構成する。例えば、基板214が熱可塑性である場合にはこれを加熱して軟化させ、導電箔を密着させることで接着剤なしで貼り付け、これをエッチングして導電部材218を形成することができる。あるいは、スパッタリングを適用してもよい。

【0082】あるいは、図9に示すように、導電部材310が形成された基板300に、レーザ320を使用して貫通穴330を形成してもよい。この場合にも、貫通穴330には、凸部332が形成される。レーザ320として、CO₂レーザを使用すれば凸部332が形成されやすいが、エキシマレーザを使用してもよい。

【0083】または、図10に示すように、導電部材4

15

10が形成された基板400に、貫通穴に対応した開口422を有するレジスト420を形成し、ウェットエッチングを施すことで、貫通穴430を形成してもよい。この場合にも、貫通穴430の内壁面には、凹凸があるので、凸部432が形成される。

【0084】なお、上述した実施の形態は、CSP型のパッケージを適用した半導体装置であるが、本発明は、多ピン化を図るために半導体チップよりも広い基板が使用されるBGA型のパッケージに適用することもできる。

【0085】図11には、上述した実施の形態に係る方法によって製造された半導体装置1100を実装した回路基板1000が示されている。回路基板1000には例えばガラスエポキシ基板等の有機系基板を用いることが一般的である。回路基板1000には、例えば銅からなる配線パターンが所望の回路となるように形成されるとともに、この回路基板1000にハンダボールが設けられている。そして、配線パターンのハンダボールと半導体装置1100の外部電極とを機械的に接続することでそれらの電気的導通が図られる。

【0086】この場合、半導体装置1100には外部との熱膨張差や機械的ストレスにより生じる歪みを吸収する構造が設けられているため、本半導体装置1100を回路基板1000に実装しても接続時及びそれ以降の信頼性を向上できる。

【0087】なお、実装面積もペアチップにて実装した面積にまで小さくすることができる。このため、この回路基板1000を電子機器に用いれば電子機器自体の小型化が図れる。また、同一面積内においてはより実装スペースを確保することができ、高機能化を図ることも可能である。

【0088】そして、この回路基板1000を備える電子機器として、図12には、ノート型パーソナルコンピュータ1200が示されている。

【0089】なお、能動部品か受動部品かを問わず、種々の面実装用の電子部品に本発明を応用することもできる。電子部品として、例えば、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスタ、バ

16

リスト、ボリューム又はヒューズなどがある。

【図面の簡単な説明】

【図1】図1は、第1の実施の形態に係る半導体装置を示す断面図である。

【図2】図2(A)及び図2(B)は、第1の実施の形態に係る半導体装置の製造方法を示す図である。

【図3】図3は、第1の実施の形態の変形例に係る半導体装置を示す図である。

【図4】図4は、第2の実施の形態に係る半導体装置を示す断面図である。

【図5】図5は、第3の実施の形態に係る半導体装置を示す図である。

【図6】図6は、第4の実施の形態に係る半導体装置を示す図である。

【図7】図7は、第5の実施の形態に係る半導体装置を示す断面図である。

【図8】図8(A)及び図8(B)は、第5の実施の形態に係る半導体装置の製造方法を示す図である。

【図9】図9は、第5の実施の形態に係る半導体装置の製造方法を示す図である。

【図10】図10は、第5の実施の形態に係る半導体装置の製造方法を示す図である。

【図11】図11は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図12】図12は、本実施の形態に係る半導体装置が実装された回路基板を備える電子機器を示す図である。

【符号の説明】

10 半導体装置

12 半導体チップ

30 13 電極

14 絶縁フィルム(基板)

14a 貫通穴

16 外部電極

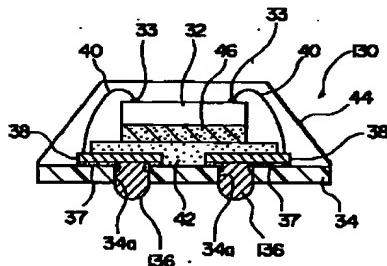
16a 基端部

16b 突出部

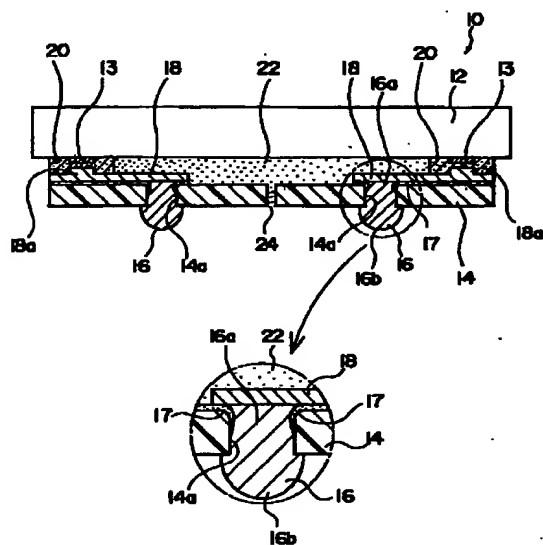
17 接着剤(接着部材)

18 配線パターン(導電部材)

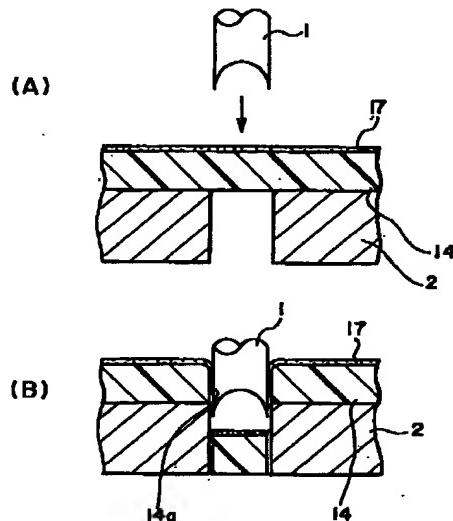
【図6】



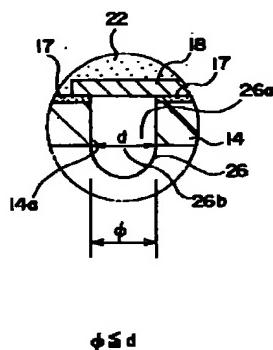
【図1】



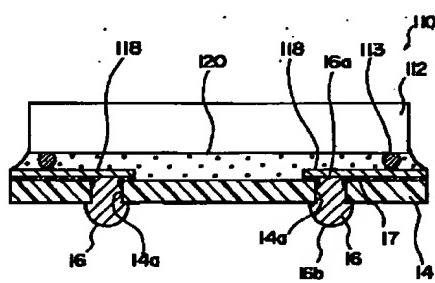
【図2】



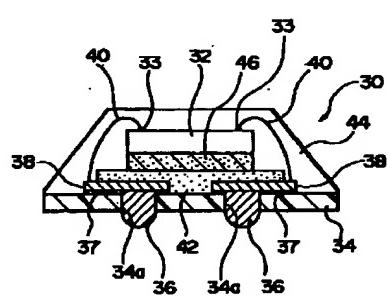
【図3】



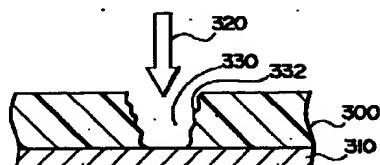
【図4】



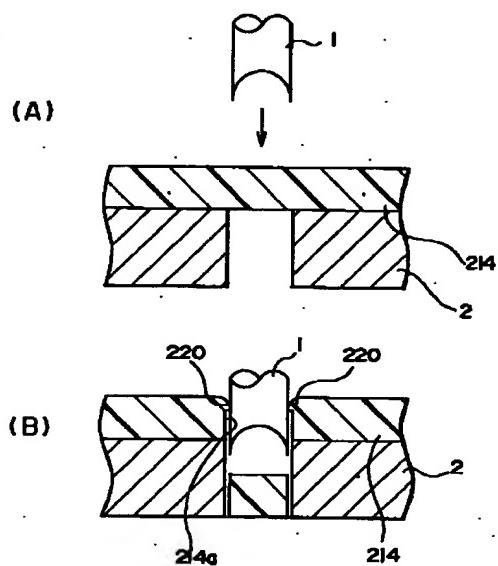
【図5】



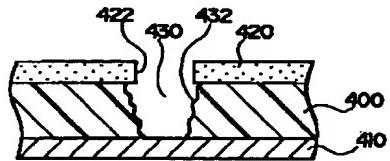
【図9】



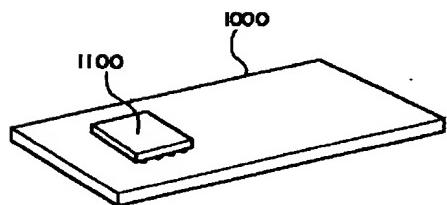
【図8】



【図10】



【図11】



【図12】

